

IMAGE RECORDER

Publication number: JP11179979 (A)

Publication date: 1999-07-06

Inventor(s): ONIZUKA YASUYUKI

Applicant(s): CANON KK

Classification:

- international: B41J2/01; B41J5/30; G06F3/12; B41J2/01; B41J5/30; G06F3/12; (IPC1-7): B41J5/30; B41J2/01; G06F3/12

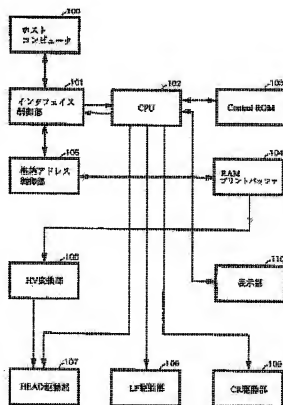
- European:

Application number: JP19970351047 19971219

Priority number(s): JP19970351047 19971219

Abstract of JP 11179979 (A)

PROBLEM TO BE SOLVED: To shorten processing time by performing transfer horizontal/vertical conversion simultaneously with transfer of a raster image data, stored at an address determined according to a preset offset value, to a recording head. **SOLUTION:** A data delivered from a host computer 100 to an image recorder is received by an interface control section 101 and subjected to command analysis by a CPU 102. In case of a raster image data, a storing address is set according to a value being set at an offset setting section for a storing address control section 105 by the interface control section 101 and stored temporarily in a print buffer 104. When a data in the raster direction for longitudinal nozzle is stored, a CR drive section 109 is driven to transfer a recording data from the print buffer 104 to an HV(horizontal/vertical) converting section 106 where the data is subjected to horizontal/vertical conversion before being transferred to a head drive section 107.



Data supplied from the esp@cenet database — Worldwide

特開平11-179979

(43) 公開日 平成11年(1999) 7月6日

(51) Int. Cl.⁸ 識別記号
 B 4 1 J 5/30
 2/01
 G 0 6 F 3/12

F I
 B 4 1 J 5/30 Z
 G 0 6 F 3/12 H
 B 4 1 J 3/04 1 0 1 Z

審査請求 未請求 請求項の数 4 ○ L (全 9 頁)

(21) 出願番号 特願平9-351047

(22) 出願日 平成9年(1997)12月19日

(71) 出願人 000001007

キヤノン株式会社

東京都大田区下丸子3丁目30番2号

(72) 発明者 鬼塚 康如

東京都大田区下丸子3丁目30番2号 キヤ
ノン株式会社内

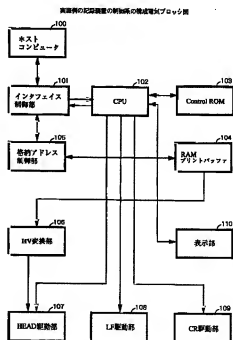
(74) 代理人 弁理士 丹羽 宏之 (外1名)

(54) 【発明の名称】 画像記録装置

(57) 【要約】

【課題】 ホストコンピュータ100等の外部機器より文字データを入力して記録媒体に記録する画像記録装置において、記録ヘッドが構成が縦並びの場合、記録ヘッドデータ作成のために、長い処理時間を要し、ソフトウェアの処理も複雑となる問題点を解決する。

【解決手段】 このため、ホストコンピュータ100からのラスタライメージデータを受信して、記憶部に格納する際、予め設定したオフセット値により決定された格納アドレスに前記ラスタライメージデータを格納し、記録ヘッドに転送するとき転送とH/V変換を同時に行うように構成した。



【特許請求の範囲】

【請求項1】 ホストコンピュータ等の外部機器からのキャラクタデータ及びイメージデータを画像データとして印刷する画像記録装置において、前記ホストコンピュータからのラスターイメージデータを受信し画像データを格納する記憶部を有し、前記画像データは、前記ラスター方向に順次受信され、前記記憶部に受信データを格納する際、カラム方向に対して予めオフセット値を設け、前記記憶部の格納アドレスに前記オフセット値を加算し、前記受信ラスターデータを前記加算された格納アドレスに格納するハードウェアを具備し、記録媒体に画像を形成する際、前記格納アドレスから記録ヘッドにデータを転送するときにデータの縦横変換を行い、この記録ヘッドに対応したデータを作成し、この記録ヘッドに転送するハードウェアを具備したことを特徴とする画像記録装置。

【請求項2】 前記、カラム方向のオフセット値は、前記記録ヘッドによって設定を可能にする手段、または記録ドットによって可変にする手段、あるいは記憶部の格納領域によって可変にする手段を有することを特徴とする請求項1記載の画像記録装置。

【請求項3】 前記記憶部に格納された受信データは、1バイトのラスターデータであって、前記記録ヘッドに転送する前にそのラスターデータを前記記録ヘッドに対応したカラムデータに変換するハードウェアを具備し、前記記録ヘッドに相当するレジスタに前記縦横変換後のカラムデータを格納する手段と、前記レジスタから順次前記記録ヘッドにデータを転送する手段を持ち、前記記憶部から読み出されたラスターデータをDMA方式により前記レジスタに格納し、前記記録ヘッドに転送することとを特徴とする請求項1記載の画像記録装置。

【請求項4】 前記記録ヘッドは、前記カラム方向に並んだ吐出ノズルを具備したものであって、前記記録ヘッドを搭載したキャリッジを前記記録媒体に対して水平方向に走査させ、インクを吐出させ画像を形成することを特徴とする請求項1記載の画像記録装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、ホストコンピュータ等の外部機器より文字データを入力して、記録媒体に記録する画像記録装置に関するものである。

【0002】

【従来の技術】従来、ホストコンピュータからのラスター画像データは、順次受信バッファに格納され、この受信バッファからプリントバッファに格納するとき、カラム方向（縦並び）記録ヘッドに対応したバッファに格納し直し、縦横変換をして再度プリントバッファを作成し、画像データを印字ヘッドに転送していた。

【0003】図7に、この種の従来のラスターイメージデータ情報例を表わす。a1, a2, a3, ……hn

は、1バイトデータであり、ホストコンピュータからラスターイメージとして、記録装置にa1, a2, a3, ……b1, b2, ……c1, c2, ……h1, ……hnと順次送られてくる。この場合hnは、記録される画像データのラスター方向の画素データ数であり、記録される用紙のサイズにより異なる。

【0004】次に、従来例におけるラスターデータの処理例を、図8を元に説明する：ホストコンピュータより入力されたラスターイメージデータは、図8のバッファ1に格納される。#adr+1～#adr+8nは、バッファのアドレスを示す。このようにホストコンピュータからのラスターイメージデータは、バッファ1のアドレスに従い、順次格納される。ここでは縦8ビット、横nバイトの画素データを処理するものとする。

【0005】次にバッファ2へ格納する場合を説明する。バッファ1では、ラスターイメージデータがラスター方向にそのまま格納されているため、記録ヘッドに合わせて縦方向のデータ順に並び変えを行い、格納し直す必要がある。図7において、a1, b1, c1, d1, e1, f1, g1, h1, a2, b2, ……hnの順に格納すると、図8のバッファ2のようになる。

【0006】図7のバッファ2の詳細を図9に示す。前記バッファ2の一部が図9の上図である。a18, a17, a16, a15, a14, a13, a12, a11は、それぞれのビットを表わす。つまりここでは記憶部のある格納アドレスの記録データは（1バイトのデータ）よりラスター方向のデータであってこのままでは記録ヘッドに対応してはいないため、縦並び記録ヘッドに合わせるため縦横変換（ここでは“H/V変換”と呼ぶ）を行わなければならない。ここでは、8ビット×8ビットのマトリクスを用い、図9の下図のように“H/V変換”を行い、格納アドレスの内容は、縦並びヘッドに対応したデータとなる。

【0007】

【発明が解決しようとする課題】しかしながら、上記従来例では次のような欠点があった。すなわち、上記従来例に示すように、記録ヘッド構成が縦並びの場合、ラスターイメージ入力を縦並び記録ヘッドに合わせるため、バッファへのコピーが増大し、また縦横変換をしなければならないため、記録ヘッドデータ作成のために処理時間が大幅に増え、ソフトウェアの処理も複雑となり、結果的にスループットの低下を招いている。

【0008】本発明は、以上のような局面に鑑みてなされたもので、ホストコンピュータからのラスターイメージデータを受信して記憶部に格納する際、格納アドレスを順次インクリメントするのではなく、予め設定したオフセット値に従い、そのオフセットによって決定された格納アドレスにラスターイメージデータを格納し、記録ヘッドに転送するときに、転送とH/V変換とを同時に行うことにより、処理時間の短縮を図ることを目的として

いる。

【0009】

【課題を解決するための手段】近年、シリアルプリンタと呼ばれる記録装置の解像度は300dpi、360dpi、600dpiと高密度の途を辿っている。またそれに伴い記録ヘッドは、縦64ドット、128ドット等様々な構成のものがある。ホストコンピュータからの印刷データはキャラクター等を表わすコードの場合と、グラフィック等を表わすイメージデータの場合とがある。前述のキャラクターコードの場合、記録装置内でフォントデータに展開されドットデータとして記録ヘッドに転送され記録媒体に記録される。

【0010】後述のイメージデータの場合、縦方向のデータとしてホストコンピュータから送られてくる場合と、横方向つまりラスタ方向のイメージデータとして送られてくる場合とがある。記録ヘッドが様々な構成を持っているため、ラスタイメージデータの方が汎用性が高く、自然画像等の印刷のときにはこれを用いることが多い。

【0011】ところが、ラスタイメージデータの場合、前記従来例でも述べた通り、縦並び記録ヘッドに対応するために、いくつもの処理を必要とする。

【0012】図2に、後述する本発明の受信データ格納方法の一例を示す。図2の上図に、ラスタイメージデータ情報を表わす。ホストコンピュータからのラスタデータは、a1, a2, a3, a4, …, an, b1, b2, b3, …, hnの順に送られてくる。縦8ビット毎の前記HV変換を行うことを前提に、データを格納しようとする、図2の下図のように格納アドレスを8アドレスおきに入力データを格納し、ラスタ方向のバイト数を格納し終えた後、再び格納アドレスを先頭アドレスに設定し直し、縦並び数を加算し、そのアドレスを格納アドレスとし、再び8アドレスおきに格納する。以上を繰り返してバッファに格納しプリントバッファとする。

【0013】プリントバッファ上に格納されたデータは、図9のHV変換を行い、記録ヘッドに転送される。上記プリントバッファ作成時に、既に縦並び記録ヘッドを考慮してアドレスを構成しているため、記録ヘッドに転送するためのバッファを改めて作り直す必要がなく、しかも記録ヘッドにデータを転送するときにHV変換を行うため、ソフトウェアの処理が軽減される。

【0014】以上のような構成を実現するため、本発明においては、以下の各項(1)～(4)のいずれかの画像記録装置を提供することにより、前記目的を達成しようとするものである。

【0015】(1)ホストコンピュータ等の外部機器からのキャラクターデータ及びイメージデータを画像データとして印刷する画像記録装置において、前記ホストコンピュータからのラスタイメージデータを受信し画像デ

ータを格納する記憶部を有し、前記画像データは、前記ラスタ方向に順次受信され、前記記憶部に受信データを格納する際、カラム方向に対して予めオフセット値を設け、前記記憶部の格納アドレスに前記オフセット値を加算し、前記受信ラスタデータを前記加算された格納アドレスに格納するハードウェアを具備し、記録媒体に画像を形成する際、前記格納アドレスから記録ヘッドにデータを転送するときにデータの縦横変換を行い、この記録ヘッドに対応したデータを作成し、この記録ヘッドに転送するハードウェアを具備したことを特徴とする画像記録装置。

【0016】(2)前記、カラム方向のオフセット値は、前記記録ヘッドによって設定を可変にする手段、または記録ドットによって可変にする手段、あるいは記憶部の格納領域によって可変にする手段を有することを特徴とする前記(1)項記載の画像記録装置。

【0017】(3)前記記憶部に格納された受信データは、1バイトのラスタデータであって、前記記録ヘッドに転送する前にそのラスタデータを前記記録ヘッドに応じたカラムデータに変換するハードウェアを具備し、前記記録ヘッドに相当するレジスタに前記縦横変換後のカラムデータを格納する手段と、前記レジスタから順次前記記録ヘッドにデータを転送する手段を持ち、前記記憶部から読み出されたラスタデータをDMA方式により前記レジスタに格納し、前記記録ヘッドに転送することを特徴とする前記(1)項記載の画像記録装置。

【0018】(4)前記記録ヘッドは、前記カラム方向に並んだ吐出ノズルを具備したものであって、前記記録ヘッドを搭載したキャリッジを前記記録媒体に対して水平方向に走査させ、インクを吐出させ画像を形成することを特徴とする前記(1)項記載の画像記録装置。

【0019】

【作用】以上のような本発明構成により、ラスタイメージデータをホストコンピュータから受信し、記憶部に格納するときに、記録ヘッドに合わせたアドレス管理し、受信データを格納し、記録ヘッドに転送する際に、HV変換を行いながら記録ヘッドに転送するため、ソフトウェアの処理が簡略化され、スループットの向上を実現し得る。またホストコンピュータからの受信データを一時保存するための受信バッファを持たないため、メモリ容量の削減にもつながる。

【0020】

【発明の実施の形態】以下に、本発明の実施の形態を、一実施例に基づき、図面を用いて詳細に説明する。

【0021】

【実施例】(構成)図1に、本発明の一実施例による画像記録装置の制御系の構成を示す電気ブロック図を示す：図1において、100は、記録装置へデータを送るホストコンピュータ、101は、ホストコンピュータ100等の外部機器との間で通信制御を行い、ホストコン

ビュータ100より送られてくる記録データを受信するインタフェイス制御部102は、この装置における動作、処理を実行するCPU103は、CPU102の制御プログラムや文字フォント等各種データを格納するROM110は、CPU102に接続された表示部である。104は、各種データを一時保存するためのRAMで、1ライン中のプリントデータを格納するプリントバッファはここに含まれる。

【0022】105は、ラスタースタイルデータをプリントバッファRAM104に格納する格納アドレス制御部で、106は、記録ヘッド駆動部107に記録データをプリントバッファ104から転送する際に、記録ヘッドに合わせ縦横変換を行うHV変換部である。105、106については後で詳述する。107は、記録装置が記録媒体に画像を記録するためにCPU102から制御信号をヘッドドライバに供給し、HV変換部106から記録ヘッドに画像データを転送して印字するヘッド駆動部である。

【0023】キャリッジモータドライバとキャリッジモータのCR駆動部109、紙送りモータドライバと紙送りモータのLF駆動部108は、CPU102からそれぞれのドライバに制御信号を供給し、印字を記録媒体に行う際に必要な記録ヘッドの水平方向移動と垂直方向移動を促す制御系である。

【0024】(制御手順)次に、本発明実施例の制御の手順を、図1を用いて説明する：まず、ホストコンピュータ100から画像記録装置に送られたデータは、インタフェイス制御部101によって入力され、ROM103に格納してあるプログラムによってCPU102によりコマンドの解析が行われ、ラスタースタイルデータの場合は、インタフェイス制御部101よりアドレス制御部105にデータが送られ、この格納アドレス制御部105において設定された格納アドレスのプリントバッファ104に一時保存される。

【0025】記録ヘッドの縦方向ノズル分のラスタースタイルデータが格納された時点で、CR駆動部109をドライバし、HV変換部106にプリントバッファ104より記録データが転送され、HV変換部106において縦横変換が行われ、ヘッド駆動部107に記録データが転送される。印字終了後、LF駆動部108がドライブされるシーケンスが終了する。

【0026】次に、本実施例の格納アドレス制御部105とHV変換部106について詳細に説明する：縦64ドットの記録ヘッドを持った記録装置を例に挙げて説明する。図3に、格納アドレス制御部の構成ブロック図、図4にラスタースタイル情報、図8に受信データ格納方法、図9にHV変換部をそれぞれ示す。

【0027】図4では、ラスタースタイル方向、カラム方向8×mビットの構成になっており、ホストコンピュータ100から送られてくるのは、11D1、11D

2、……、11Dnとラスタースタイル方向に送られてくる。

【0028】図3の200は、用紙サイズ等によってラスタースタイル方向の記録バイト数が異なるため、まず横記数バイト数を設定しホストコンピュータ100(図1)からのデータ受信時、ホストコンピュータ100からのストロブ信号をカウントし、ラスタースタイル方向の受信データ数の管理を行う。

【0029】予め設定してある横記数バイト数と受信データ数とが一致したら、ラスタースタイル方向の受信データ数を格納アドレス設定部202、カラムカウンタ204に出力する。オフセット設定部201には、予め横記数バイト数の設定をしておく。縦記数バイト数により受信データの格納アドレスにオフセットを持たせる。

【0030】図5の受信データ格納方法に示すように、縦64ビット毎にオフセットを持たせ格納する。まず#adrに11D1が格納されると、次に受信された11D2は、#adr+64のアドレスに格納される。このように縦記数バイト数に応じてオフセットを設け、格納アドレスを設定する。

【0031】格納アドレス設定部202では、オフセット設定部201において設定されたオフセットに従って、格納アドレスを設定する。プリントバッファ先頭アドレスを予め設定しておく。ホストコンピュータ100からのストロブ信号より、格納アドレスに前記オフセット値を加算し、次の受信データ格納アドレスとする。このようにして、格納アドレスはオフセット値毎に更新される。

【0032】また、ラスタースタイルカウンタ200より出力されるラスタースタイル方向の格納アドレスが再設定される。つまり、1カラムの受信データを格納し終わると、2カラム目の受信データはプリントバッファ先頭アドレスにインクリメントされたアドレスに格納される。図4のラスタースタイル情報の2カラム目のデータ12D1は、図5の#adr+1のアドレスに格納される。DMA(ダイレクトメモリアクセス)制御部203は、格納アドレス設定部202において決定された格納アドレスに受信データをダイレクトに格納するため、RAMのアドレス、データ制御信号を出力する。

【0033】カラムカウンタ204は、ラスタースタイルカウンタ200からのラスタースタイル方向のカウンタアップされ、予め設定されている横記数バイト数と一致したら、プリントバッファフル信号をCPU102に出力する。以上のように行うことにより、図5に示すように、ラスタースタイル方向、記録データ数に応じてカラム方向のデータに並べ換えられる。しかしながら、それぞれのアドレスに格納されているバイトデータは、ラスタースタイル方向であるため、これをHV変換しながら記録ヘッドに転送する。図6は、このHV変換部を示す。

【0034】R1は、8×8ビットのマトリクスレジスタで、前述の図9のように、実際にHV変換を行うとこ

ろである。1バイトのラスタデータはそれぞれ横方向に格納され、8バイトの格納が終了すると、次に各々のビット毎に8バイト取り出し、R2に順次格納してゆく、つまりR1でのビット8に位置する各々の8ビットを1バイトとし、R2の先頭に格納されてゆく。次はビット7の1バイト、ビット6の1バイト、……、ビット1の1バイトというように、R1の縦方向に取り出しR2に格納する、このように8回R2への転送が完了すると、再びR1へ8バイト転送される。

【0035】図5のように受信データは格納されているため、縦8ビット単位で縦64ビットのHV変換が実行される。図6のR2には、HV変換後の8ビット×64ビットのデータが格納される。R2に格納が終了すると、記録ヘッドにデータを転送する。縦64ドットの記録ヘッドに応じてR2のビット単位で順次転送される。この際R2レジスタの8×64ビットマトリクスの縦方向にビット単位で転送される。

【0036】

【発明の効果】以上説明したように、本発明によれば、ラスタイメージデータをホストコンピュータから受信し、記憶部に格納するとき、記録ヘッドに合わせアドレス管理し、受信データを格納し、記録ヘッドに転送する際に、HV変換を行いながら記録ヘッドに転送するため、ソフトウェアの処理が簡略化され、スループットの向上を実現し得る。またホストコンピュータからの受信データを一時保存するための受信バッファを持たないため、メモリ容量の削減にもつながる効果が得られる。

【図面の簡単な説明】

【図4】

実施例のラスタイメージ情報

バイト															
1101	1102	1103	1104	1105	1106	1107	1108	1109	1110	1111	1112	1113	1114	1115	1116
1201	1202	1203	1204	1205	1206	1207	1208	1209	1210	1211	1212	1213	1214	1215	1216
1301	1302	1303	1304	1305	1306	1307	1308	1309	1310	1311	1312	1313	1314	1315	1316
1401	1402	1403	1404	1405	1406	1407	1408	1409	1410	1411	1412	1413	1414	1415	1416
1501	1502	1503	1504	1505	1506	1507	1508	1509	1510	1511	1512	1513	1514	1515	1516
1601	1602	1603	1604	1605	1606	1607	1608	1609	1610	1611	1612	1613	1614	1615	1616
1701	1702	1703	1704	1705	1706	1707	1708	1709	1710	1711	1712	1713	1714	1715	1716
1801	1802	1803	1804	1805	1806	1807	1808	1809	1810	1811	1812	1813	1814	1815	1816
1901	1902	1903	1904	1905	1906	1907	1908	1909	1910	1911	1912	1913	1914	1915	1916
2001	2002	2003	2004	2005	2006	2007	2008	2009	2010	2011	2012	2013	2014	2015	2016
2101	2102	2103	2104	2105	2106	2107	2108	2109	2110	2111	2112	2113	2114	2115	2116
2201	2202	2203	2204	2205	2206	2207	2208	2209	2210	2211	2212	2213	2214	2215	2216
2301	2302	2303	2304	2305	2306	2307	2308	2309	2310	2311	2312	2313	2314	2315	2316
2401	2402	2403	2404	2405	2406	2407	2408	2409	2410	2411	2412	2413	2414	2415	2416
2501	2502	2503	2504	2505	2506	2507	2508	2509	2510	2511	2512	2513	2514	2515	2516
2601	2602	2603	2604	2605	2606	2607	2608	2609	2610	2611	2612	2613	2614	2615	2616
2701	2702	2703	2704	2705	2706	2707	2708	2709	2710	2711	2712	2713	2714	2715	2716
2801	2802	2803	2804	2805	2806	2807	2808	2809	2810	2811	2812	2813	2814	2815	2816
2901	2902	2903	2904	2905	2906	2907	2908	2909	2910	2911	2912	2913	2914	2915	2916

11D1～m8Dn *8bit データ

【図1】 実施例の記録装置の制御系の構成電気ブロック図

【図2】 本発明の受信データ格納方法の一例

【図3】 実施例の格納アドレス制御部の構成ブロック図

【図4】 実施例のラスタイメージ情報

【図5】 実施例の受信データ格納方法

【図6】 実施例のHV変換部

【図7】 従来のラスタイメージデータ情報例

【図8】 従来のラスタデータ処理例

【図9】 従来のHV変換図例

【符号の説明】

- 100 ホストコンピュータ
- 101 インタフェイス制御部
- 102 CPU
- 103 制御ROM
- 104 RAMプリントバッファ
- 105 格納アドレス制御部
- 106 HV変換部
- 107 ヘッド駆動部
- 108 LF駆動部
- 109 CR駆動部
- 110 表示部
- 200 ラスタサイズカウンタ
- 201 オフセット設定部
- 202 格納アドレス設定部
- 203 DMA制御部
- 204 カラムカウンタ

【図7】

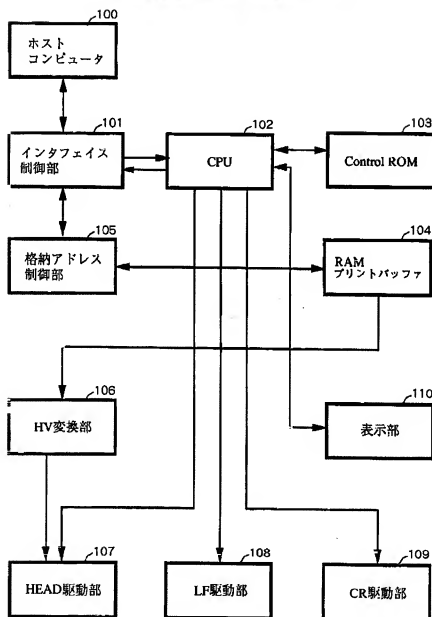
従来のラスタイメージデータ情報例

a1	a2	a3	a4	a5	a6	a7	a8	...	aN
b1	b2	b3	b4	b5	b6	b7	b8	...	bN
c1	c2	c3	c4	c5	c6	c7	c8	...	cN
d1	d2	d3	d4	d5	d6	d7	d8	...	dN
e1	e2	e3	e4	e5	e6	e7	e8	...	eN
f1	f2	f3	f4	f5	f6	f7	f8	...	fN
g1	g2	g3	g4	g5	g6	g7	g8	...	gN
h1	h2	h3	h4	h5	h6	h7	h8	...	hN

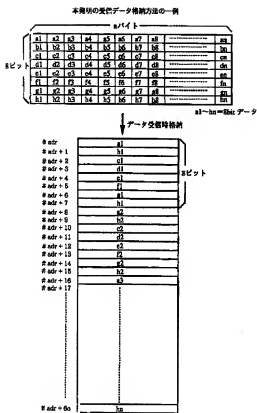
a1～aN=8bit データ

【図1】

実施例の記録装置の制御系の構成電気ブロック図

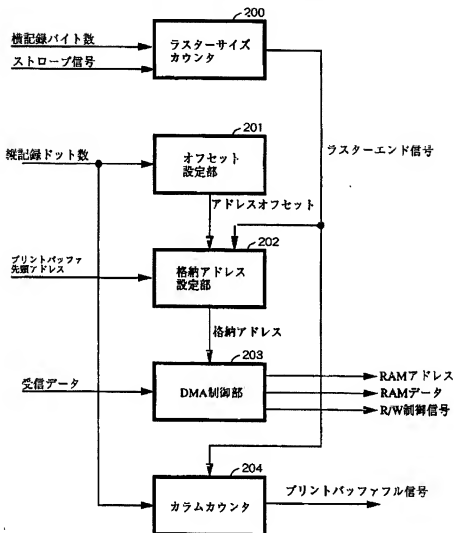


【図2】

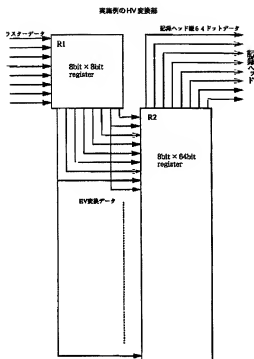


【図3】

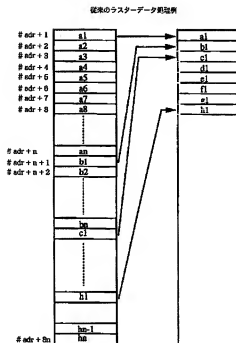
実施例の格納アドレス制御部の構成ブロック図



【図6】



【図8】



【図9】

